

直列電気二重層コンデンサの 分圧抵抗による電圧バランス化

峯村 明憲*, 八代 昌大, 金子 裕良, 阿部 茂 (埼玉大学)

Equalization of the Voltages Using Passive Resistors for Electric Double Layer Capacitors
Akitoshi Minemura, Masahiro Yashiro, Yasuyoshi Kaneko, Shigeru Abe (Saitama University)

1. まえがき

電気二重層コンデンサ(EDLC: Electric Double Layer Capacitor)は1素子の耐電圧が2~3Vと低いため、多数直列接続して用いる必要があり、各素子間の電圧アンバランス対策が必要である⁽¹⁾⁽²⁾。我々はEDLC蓄電式エレベータ用に、耐電圧2.5V、200FのEDLCを170個直列接続し270V~380Vで利用する検討を行った⁽³⁾。標準形住宅用エレベータでは1日の充放電回数が200~300回にも及び、必要なEDLC容量も小さいため、電圧バランス回路は安価な分圧抵抗で十分である。

漏れ抵抗がばらつく場合の分圧抵抗値の決め方、長期使用時の電圧アンバランスシミュレーション、エレベータ利用における分圧抵抗の省エネ率への影響について検討したので報告する。

2. 等価回路とその定数決定法

電気二重層コンデンサ1セルの等価回路を図1に示す。満充電2.5Vから1Ωの抵抗負荷放電を行い、放電開始直後の電圧降下より、式(1)で内部抵抗 R_{in} を求め、2.5Vからの $R_{out}=10\Omega$ の抵抗負荷放電電圧波形より、式(2)で静電容量 C を求めた。漏れ抵抗 R_l は定格電圧充電後、24時間緩和充電し、その後24時間経過時の自己放電電圧特性より式(3)から求めた。

$$R_{in} = \Delta V / I \quad \dots \dots \dots (1)$$

$$C = -t / ((R_{in} + R_{out}) \cdot \ln(V_1 / V_0)) \quad \dots \dots \dots (2)$$

$$R_l = -t / (C \cdot \ln(V_3 / V_2)) \quad \dots \dots \dots (3)$$

低内部抵抗のEDLC(ELNA製DZN100F)のコンデンサで定数を求めた結果、 $C=124F$
 $R_{in}=9.3m\Omega$ 、 $R_l=16k\Omega$ の値が得られた。

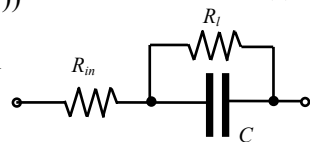


図1 EDLCの等価回路

Fig.1 Equivalent circuit of EDLC.

3. 分圧抵抗の決定法

EDLCを多数直列接続したモジュールで考える。

<3.1>漏れ抵抗のばらつきモデル

十分時間が経過すると各コンデンサの電圧は漏れ抵抗と分圧抵抗だけで決まるので、内部抵抗 R_{in} は無視し、図2(b)

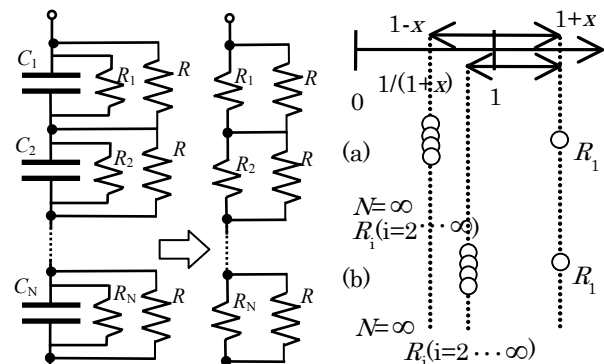


図2 EDLCのモデル

Fig.2 Model of EDLC circuit.

図3 漏れ抵抗のばらつきモデル

Fig.3 Model of unbalanced

leakage resistance.

で考えればよい。直列数 N 、漏れ抵抗 $R_l(i=1\sim N)$ 基準値 R_0 、分圧抵抗 R (ばらつき0)、定格電圧 V (標準値 $V=2.5V$)、電圧ディレーティング係数 d (標準値 $d=0.9$)とする。 d は直列EDLCを最大電圧 $d \times NV[V]$ で使うことを意味する。

漏れ抵抗 R_l のばらつきに関して、ばらつき率を x として次の2つのモデルで考える。

(a)等差モデル： $R_0 \times (1-x) < R_l < R_0 \times (1+x)$

(b)等比モデル： $R_0 / (1+x) < R_l < R_0 \times (1+x)$

EDLCの分布は、 R_1 は最大電圧、残りの $R_l(i=2\sim\infty)$ は最小電圧となる図3の分布で考える。

(a) $R_1=(1+x)R_0$ 、 $R_2=R_3=\dots=(1-x)R_0$

(b) $R_1=(1+x)R_0$ 、 $R_2=R_3=\dots=R_0/(1+x)$

<3.2>分圧抵抗の最大値の決定法

(a)等差モデル

$$R_1' = \frac{R_1 R}{R_1 + R} = \frac{(1+x)R}{(1+x) + R/R_0} \quad R_2' = \frac{(1-x)R}{(1-x) + R/R_0}$$

すべての漏れ抵抗値が R_2' と考え、電流を求める。 $V > (R_1'$ の電圧)であることが必要である。

$$V = \frac{dV}{R_2} R_1' \text{ より、 } \frac{R}{R_0} < \frac{(1-x^2)(1-d)}{d-1+x(d+1)} \dots \dots (4)$$

(b)等比モデル

同様に、すべての漏れ抵抗値が R_2' と考え、電流を求める。 $V > (R_1'$ の電圧)であることが必要である。

$$R_1' = \frac{R_1 R}{R_1 + R} = \frac{(1+x)R}{(1+x) + R/R_0} \quad R_2' = \frac{R}{1 + (1+x)R/R_0}$$

$$V = \frac{dV}{R_2} R_1' \text{ より、} \frac{R}{R_0} < \frac{(1+x)(1-d)}{d(1+x)^2 - 1} \quad \dots (5)$$

電圧ディレーティング係数 d と R/R_0 との関係を図 4 に示す。 d とばらつき率 x を決めると、図 4 から R/R_0 が求まる。測定で漏れ抵抗の基準値 R_0 が分かれば、分圧抵抗の最大値 R が求まる。2 章の EDLC で、 $x=0.5$ 、 $d=0.9$ を入れると、必要な分圧抵抗値は、等差モデルで $R=16k \times 0.088=1.4k \Omega$ 、等比モデルで $R=16k \times 0.146=2.3k \Omega$ となる。

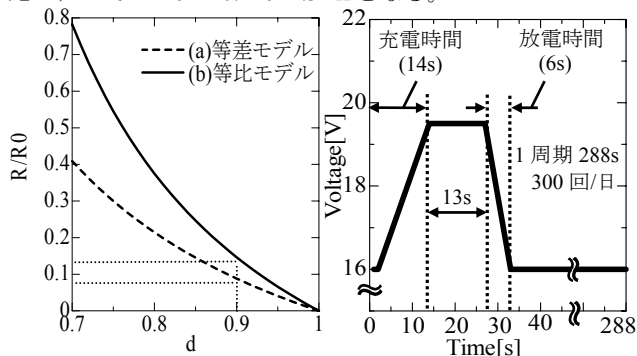


図 4 電圧ディレーティング係数 図 5 電圧波形
Fig.4 Derating coefficient of voltage. Fig.5 Waveform of voltage.

4. 電圧アンバランスシミュレーション

直列接続された EDLC を長期間使用した場合、各素子の静電容量や漏れ抵抗の経年劣化やばらつきにより電圧アンバランスが生じる⁽¹⁾。EDLC を 2 セル並列に接続し、各定数を測定した。 $C=240F$ 、 $R_m=4m\Omega$ 、 $R_l=8k\Omega$ であった。これを 10 セル直列接続し、SPICE でシミュレーションを行った。各セルの静電容量 C を 240F を基準に $\pm 10\%$ の範囲でばらつかせ、漏れ抵抗 R_l は $8k\Omega$ を基準にばらつき率 $x=0.5$ とした。漏れ抵抗は、3 章の図 3 のように最悪にばらつくと仮定した。

このモデルに住宅用エレベータが 1 階から 3.5 階へ移動した際に発生する電圧波形よりシミュレーション波形(図 5)を作成、印加し、電圧アンバランスシミュレーションを行った。(最大セル電圧-最小セル電圧)/2.5×100[%]を電圧アンバランスとした。電圧アンバランスの推移と、最大セル電圧の推移を図 6 に示す。

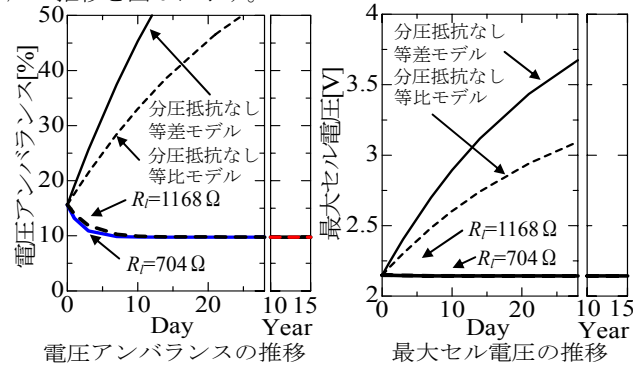


図 6 シミュレーション結果
Fig.6 Simulation results.

算出した分圧抵抗で電圧アンバランスの拡大を抑えることが可能であることがわかる。電圧アンバランスが 10% 以下にならない原因は、分圧抵抗で漏れ抵抗のばらつきを抑えることはできるが、静電容量のばらつきによる電圧アンバランスは抑えられないためである。

5. 分圧抵抗の省エネ率への影響

EDLC 蓄電式エレベータ(住宅用・オフィス用)における分圧抵抗の省エネ率への影響を 1 日のエレベータの走行・電力シミュレーションにより求めた。EDLC ($C=240F$ 、 $R_m=4m\Omega$ 、 $R_l=8k\Omega$) を 170 セル直列接続する。安全のため $R_f=4k\Omega$ とし、 $R=4k \times 0.088=352 \Omega$ から分圧抵抗を $R=300 \Omega$ とした。充電効率 η_{CG} を 98%、放電効率 η_{DC} を 96% とし、省エネ率は式(6)から求めた。エレベータの省エネ率の 1 日の変動(分圧抵抗有り)を図 7 に示す。省エネ率の 1 日の平均は分圧抵抗無しで 42.4%(住宅用)、42.7%(オフィス用)、分圧抵抗有りで 41.7%(住宅用)、42.2%(オフィス用)となり、分圧抵抗の省エネ率への影響はきわめて少ない。

EDLC モジュールの静電容量を上記の 1.4F から 20 倍の 28F にした場合の 1 日の平均省エネ率を算出した。分圧抵抗は $R=15 \Omega$ とした。分圧抵抗無しで 42.4%(住宅用)、42.7%(オフィス用)が、分圧抵抗有りでも省エネ率はほとんど向上せず、分圧抵抗の電力損失による省エネ率の低下が大きくなる。

$$\text{省エネ率} = 1 - \frac{\text{再生有の消費エネルギー}}{\text{再生無の消費エネルギー}} \quad \dots (6)$$

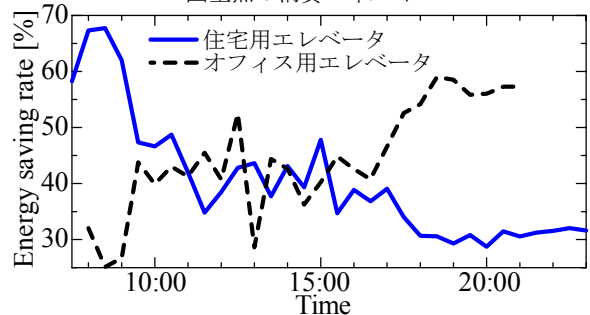


図 7 省エネ率の一日の変動

Fig.7 Energy saving rate during one day operation.

6. まとめ

本稿では漏れ抵抗のばらつきモデルと電圧ディレーティング係数から分圧抵抗値を算出する方法を示した。EDLC 容量が小容量ですむエレベータでは、分圧抵抗で電圧アンバランスの解消と高い省エネ率の実現とが両立可能であることを明らかにした。

文献

- (1) 岡村勉夫：「電気二重層キャパシタと蓄電システム第 3 版」、日刊工業新聞社(2005)
- (2) 後藤・峯村・金子・阿部：電学会全大 平 18 No4-034(2006)
- (3) 岩田・峯村・八代・金子・阿部：「電気二重層コンデンサ蓄電式エレベータの省エネ性能」日本機械学会 TRANSLOG2006,S3-2 3215,(2006)