

電気二重層キャパシタ蓄電式エレベータの1日の詳細電力シミュレーション

Daily Detailed Power Simulation of Elevators with Electric Double Layer Capacitor Based Energy Storage System

八代 昌大 (埼玉大学) 太田 圭祐 (埼玉大学)
金子 裕良 (埼玉大学) 阿部 茂 (埼玉大学)

Masahiro YASHIRO, Saitama University, 255 Shimo-Okubo, Sakura-ku, Saitama-shi, Saitama
Keisuke OTA, Saitama University
Yasuyoshi KANEKO, Saitama University
Shigeru ABE, Saitama University

We have studied the elevator with electric double layer capacitor (EDLC) based energy storage system. This paper shows detailed power simulation using the RC-ladder equivalent circuit, which has a voltage dependent capacitor and considering power supply by power source, braking resistance, and series connection of EDLC. Simulation result shows that the energy saving depends mainly on internal-resistance and capacitance of EDLC. The simulation result also shows that EDLC with low internal-resistance is suited for this system and energy saving rate over 40% is obtained.

Key Words: Electric Double Layer Capacitor, Equivalent circuit, Energy saving, Elevator

1. はじめに

電気二重層キャパシタ(Electric Double Layer Capacitor、以下EDLC)は二次電池と比べ、出力密度が高く、長寿命であり⁽¹⁾、瞬低補償装置や上海のトロリーバスなどで実用化されている。

我々はEDLCをエレベータに利用することを提案し、省エネ率の拡大と蓄電装置の長寿命化・保守軽減を目的として研究を行ってきた^{(2)~(5)}。これまでの研究では、エレベータの平均走行パターンからEDLCの充放電効率を算出し、低内部抵抗のEDLCを使用することで90%以上の充放電効率を得られることを示した。本論文では1日の省エネ率の検討結果について述べる。

本研究の目的は、1日のエレベータ運行で起きる数百回のEDLCの充放電をRC多段等価回路で詳細にシミュレーションすることである。これまでモデル化が不十分だった電源からの電力供給やEDLC過電圧対策の制動抵抗による熱消費、EDLC直列接続によって生じる各キャパシタ間の電圧アンバランスを正確にシミュレーションすることで、より現実に近い形とした。

検討の結果、1日では40%以上の省エネ率となること、省エネ率は制動抵抗の動作回数が多い場合は静電容量の大きさが重要となるが、制動抵抗がほとんど動作しない場合には内部抵抗が重要となり、低内部抵抗のEDLCを用いることで高い省エネ率が得られること、分圧抵抗で電圧アンバランスが抑制されることが明らかになった。

以下、第2章で電気二重層キャパシタ蓄電式エレベータ、第3章で電気二重層キャパシタの等価回路、第4章で1日の省エネ率、第5章で考察、第6章でむすびを述べる。

2. 電気二重層キャパシタ蓄電式エレベータ

2-1. システム構成

電気二重層キャパシタ蓄電式エレベータのシステム構成を図1に示す。EDLCを直流母線に接続し、充放電でEDLCの電圧が変化する特性を利用してEDLCの充放電制御を行う。再生運転時はEDLC電圧 V が最高電圧 V_H 以下であればEDLCに充電され、力行運転時はEDLCから電力が供給され、電圧が3相交流電圧200Vの整流電圧 $V_L=270V$ 以下になれば、商用電源から電力が供給される。再生時にEDLCが最大電圧より大きくなる場合は、制動抵抗を動作させる。

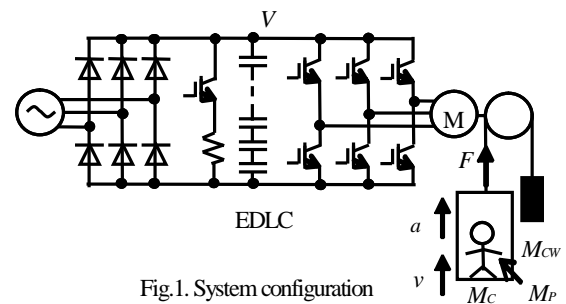


Fig.1. System configuration

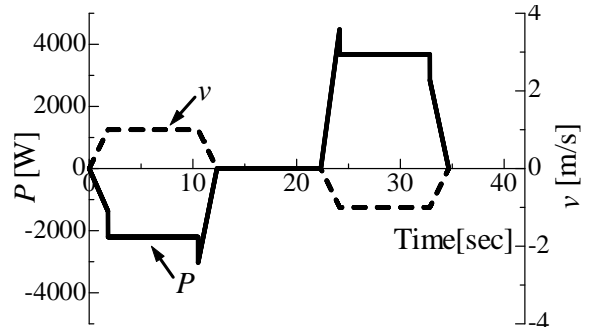


Fig.2. Car velocity and power demand (empty car)

2-2. エネルギー計算モデル

EDLC充放電の電力パターンを得るために、エレベータの力行および再生電力 P は、速度パターンを図2点線の台形で近似し、式(1)~(4)を用いて計算する。

$$M_{CP} = M_C + M_P \times i/n \quad M_{CW} = M_C + M_P/2 \quad \dots \dots (1)$$

$$F = (M_{CP} + M_{CW}) \times a + (M_{CP} - M_{CW}) \times g + F_L \quad \dots \dots (2)$$

$$F_L = (M_P/2) \times g \times (1/\eta - 1) \quad \dots \dots (3)$$

$$P = F \times v \quad \dots \dots (4)$$

ここで、 M_C : かご質量、 M_P : 定員乗客質量、 M_{CP} : かごと乗客の質量、 M_{CW} : 釣り合い重りの質量、 n : 定員、 i : 乗客数、 g : 重力加速度、 a : 加速度(加速時=減速時)、 v : 速度、 v_0 : 定格速度、 N : ビル階数-1、 FD : 階間距離、 η : 機械系の効率(定格速度時)、 P : 走行パワー、 F : かごをロープで上に引き上げる力、 F_L : 機械系の効率を摩擦力に換算した値(走行時は定格速度時の値が速度に依らず動く仮定する)

Table1. Residential building elevator specifications

N	6	FD	3.5m	v_0	1.0m/s
a	0.55m/s^2	n	9	M_C	600kg
M_P	600kg	M_{CW}	900kg	η	0.80

典型的な住宅用エレベータの仕様を表1に示す。住宅用エレベータは平均乗車人数が少なくほぼ空車の上昇(回生運転)と降力行行運転が繰り返される。表1のエレベータが空車で1階から4階まで上昇し、10秒間停止、再び4階から1階までを下降した場合の力行電力と回生電力は図2のような形となる。EDLCの接続されている直流部ではインバータ効率 η_{INV} とモータ効率 η_M を考慮する必要があり、力行電力を $1/(\eta_{INV} \times \eta_M)$ 倍し、回生電力を $(\eta_{INV} \times \eta_M)$ 倍する。本論文では $\eta_{INV}=0.95$ 、 $\eta_M=0.95$ とする。

2-3. EDLC最大電圧と静電容量

EDLCの最大電圧 V_H は直列数で決まり(5)式で表される。0.9は電圧ディレーティング係数で、EDLC耐電圧の90%電圧まで使用することを意味する。

$$V_H = 0.9 \times \text{EDLC耐電圧} \times \text{直列数} \quad \dots \dots (5)$$

V_H はインバータの許容する最大電圧以下にする必要があり、本論文では V_H の上限は400Vとする。

EDLCの容量はその蓄電エネルギーが、空車のかごを1階から最上階まで上昇させたときの回生電力エネルギーとほぼ等しくなるように決める。表1のエレベータでEDLCの静電容量を求めると200FのEDLCを170セル直列接続する必要がある。

住宅用エレベータは、空車に近い運転が多いため、回生と力行運

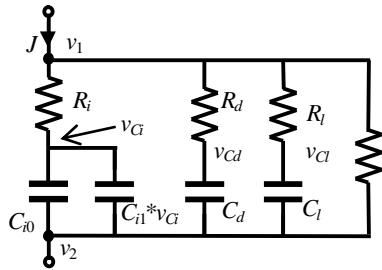


Fig.3. Equivalent circuit of EDLC

Table2. EDLC equivalent circuit model parameters
(a) DZN100F (Low resistance)

sample	1	2	3	4	5
R_i [mΩ]	7.6	8.7	8.9	7.4	7.1
C_{i0} [F]	78	73	75	72	68
C_{i1} [F/V]	29	31	31	33	37
R_d [Ω]	9	8	8	7	7
C_d [F]	13	17	18	18	19
R_i [Ω]	80	64	58	60	54
C_i [F]	27	32	34	33	35
R_{eq} [kΩ]	11	13	15	18	16

(b) DZ100F (Normal)

sample	1	2	3	4	5
R_i [mΩ]	14.0	13.7	15.3	11.7	14.1
C_{i0} [F]	71	70	80	63	79
C_{i1} [F/V]	49	50	40	60	43
R_d [Ω]	4	6	5	6	6
C_d [F]	20	16	18	20	19
R_i [Ω]	62	87	70	50	51
C_i [F]	38	29	35	42	40
R_{eq} [kΩ]	14	15	19	11	11

転が交互に起き、毎往復の電力平準化が可能で大きな省エネ効果が期待できる。

3. 電気二重層キャパシタ等価回路

3-1. 等価回路と定数決定

EDLCの等価回路定数はエルナー社製のDZN100F(低抵抗品)とDZ100F(標準品)の値を使用した。EDLCの耐電圧は共に2.5Vである。EDLCの等価回路を図3に示す。図3はRC多段階列からなるEDLCの等価回路(以下、RC多段等価回路)である。EDLCの等価回路は様々なモデルが提案されている^{(1), (6), (7)}が、文献(6)の回路を採用した。等価回路の定数は0Vから定電流10Aで満充電の2.5Vまで充電し、その後30分間自然放電を行い、得られたEDLCの端子電圧波形から算出した^{(5), (6)}。DZN、DZの各5セルの等価回路定数の測定結果を表2に示す。図3のRC多段等価回路において、 R_k, C_{i0}, C_{i1} は秒単位、 R_k, C_d は分単位、 R_k, C_i は10分以上の特性を決める。

3-2. 静電容量の電圧依存性と回路計算手法

静電容量の電圧依存性とは印加された電圧により静電容量が変化する現象である⁽¹⁾。今回使用するRC多段等価回路では式のように C_{i1} のみに電圧依存性を考慮する。EDLCを n 個直列接続した時のRC多段等価回路は節点解析とトロポゼイダル則を用い、(6)~(16)式より計算を行う⁽⁸⁾。静電容量は抵抗と電流源で表現し計算する。(10)~(12)式から電流を計算し、(16)式に代入すれば各節点での電圧が算出される。(6)式で C_i の値を $v_{Ci}(t-\Delta t)$ から毎回計算することで静電容量の電圧依存性を正確に表現することができる。今回は C_i のみに電圧依存性を与えるので、 C_d 及び、 C_{i1} は一定値である。

$$C_i(V) = C_{i0} + C_{i1} \times v_{Ci} \quad \dots \dots (6)$$

$$\mathbf{V} = \begin{bmatrix} v_1(t) \\ v_{Ci}(t) \\ v_{Cd}(t) \\ v_{Ci}(t) \end{bmatrix} \quad \dots (7) \quad \mathbf{I} = \begin{bmatrix} J(t) \\ -J_{Ci}(t-\Delta t) \\ -J_{Cd}(t-\Delta t) \\ -J_{Ci}(t-\Delta t) \end{bmatrix} \quad \dots \dots (8)$$

$$\mathbf{Z} = \begin{bmatrix} \frac{1}{R_{lea}} + \frac{1}{R_i} + \frac{1}{R_d} + \frac{1}{R_i} & -\frac{1}{R_i} & -\frac{1}{R_d} & -\frac{1}{R_i} & -\frac{1}{R_{lea}} \\ -\frac{1}{R_i} & \frac{1}{R_i} + \frac{1}{R_{Ci}} & 0 & 0 & -\frac{1}{R_{Ci}} \\ -\frac{1}{R_d} & 0 & \frac{1}{R_d} + \frac{1}{R_{Cd}} & 0 & -\frac{1}{R_{Cd}} \\ -\frac{1}{R_i} & 0 & 0 & \frac{1}{R_i} + \frac{1}{R_{Ci}} & -\frac{1}{R_{Ci}} \end{bmatrix} \quad \dots \dots (9)$$

$$-J_{Ci}(t-\Delta t) = \frac{1}{R_i} v_1(t-\Delta t) + \left(-\frac{1}{R_i} + \frac{1}{R_{Ci}} \right) v_{Ci}(t-\Delta t) - \frac{1}{R_{Ci}} v_2(t-\Delta t) \quad \dots (10)$$

$$-J_{Cd}(t-\Delta t) = \frac{1}{R_d} v_1(t-\Delta t) + \left(-\frac{1}{R_d} + \frac{1}{R_{Cd}} \right) v_{Cd}(t-\Delta t) - \frac{1}{R_{Cd}} v_2(t-\Delta t) \quad \dots (11)$$

$$-J_{Ci}(t-\Delta t) = \frac{1}{R_i} v_1(t-\Delta t) + \left(-\frac{1}{R_i} + \frac{1}{R_{Ci}} \right) v_{Cd}(t-\Delta t) - \frac{1}{R_{Ci}} v_2(t-\Delta t) \quad \dots (12)$$

$$R_{Ci} = \Delta t / 2C_i \quad \dots \dots (13)$$

$$R_{Cd} = \Delta t / 2C_d \quad \dots \dots (14)$$

$$R_{Ci} = \Delta t / 2C_i \quad \dots \dots (15)$$

$$\begin{bmatrix} \mathbf{V}_1 \\ \mathbf{V}_2 \\ \vdots \\ \mathbf{V}_n \end{bmatrix} = \begin{bmatrix} \mathbf{Z}_1 & & & \\ & \mathbf{Z}_2 & & \\ & & \ddots & \\ & & & \mathbf{Z}_n \end{bmatrix}^{-1} \begin{bmatrix} \mathbf{I}_1 \\ \mathbf{I}_2 \\ \vdots \\ \mathbf{I}_n \end{bmatrix} \quad \dots \dots (16)$$

ただし、 $\mathbf{V}_1, \mathbf{V}_2 \dots \mathbf{V}_n, \mathbf{I}_1, \mathbf{I}_2 \dots \mathbf{I}_n, \mathbf{Z}_1, \mathbf{Z}_2 \dots \mathbf{Z}_n$ は各EDLCの係数行列である。

3-3. 電源からの電力供給

EDLC蓄電式エレベータでは、EDLC端子電圧は三相交流200Vの整流電圧270V以下にならない。しかし、電源からの電力供給を考慮せずに電圧計算を行うと力行電力が回生電力に比べて多いため、EDLC端子電圧は270V以下になる。そこで、270V未満になる場合には、270VとなるEDLCの放電電流を計算で求め、残りは電源からの電流とする。その電流値でEDLC電圧を再計算することで、正確なシミュレーションが可能となる。図2の電力パターンでEDLCの電圧、電流変化を計算すると図4、5となり、図5で示す電源の電流を考慮することで電圧が270V未満にならない。EDLCはDZNのsample1を2並列170セル直列接続し、初期電圧を270Vとした。

3-4. 制動抵抗

EDLCの過電圧対策として制動抵抗を使用する。制動抵抗は動作開始後、EDLC電圧が最大電圧の95%未満になるまで動作させる。安全性を考慮し、制動抵抗は最大回生電力の2倍程度を消費する値に設定する。表1のエレベータで最大回生電力を求めると約2.8kWである。EDLCの最大電圧を170セル直列接続した場合の382.5Vとすると、制動抵抗値は $382.5^2/5600=26$ となり、きりのよい125 とする。図4と同じ条件で、初期電圧を350Vにした結果を図6に示す。図6から制動抵抗が最大電圧で動作し、過電圧にならないことが確認できる。

3-5. 分圧抵抗

EDLCを多数接続する場合、各素子間の電圧バランス対策が必要となるため、EDLCに分圧抵抗 R_p をつけ、電圧アンバランスの解消を行う。分圧抵抗値の算出は文献(3)の漏れ抵抗のばらつきモデルと電圧ディレーティング係数から求める方法を使用する。基準の漏れ抵抗を直列接続されているEDLCの最低値とし、DZN100F、DZ100FのSample 1~5を直列接続した場合の分圧抵抗値は $R_p=900$ となる。

4. 1日の省エネ率

4-1. 1日のエレベータ交通シミュレーション

住宅用エレベータの1日の交通重要として図7に示す需要を仮定した。この交通需要から、乱数を用いて乗客の乗車階、降車階、呼び発生時刻を決め、イベントベースのシミュレータでかごの動きと乗車人数を求めた。エレベータは一日で386往復し、その内で乗客が1人の場合は242往復(63%)であった。

4-2. シミュレーション方法

今回のシミュレーションは、計算の簡略化のため、EDLCの直列・並列数を考えて、表2に示すsample1~5のEDLCを直列接続したものに換算し、5セルでEDLCの充放電計算を行う。EDLCの初期の電圧値は定電流(10A)で270Vまで充電し、その後、電源電圧で6時間緩衝充電するシミュレーションを行い、決定した。

1日のエネルギーシミュレーションの手順を以下に示す。

- (a) エレベータ走行中 : (b)へ
- エレベータ停止中 : (c)へ
- (b) $J(t) = -P/V(t - \Delta t)$ とし、EDLC 電圧を式(6)~(16)で計算する。
 - $V(t) < V_L$: (d)へ
 - $V(t) > V_H$: (e)へ
 - $V_L < V(t) < V_H$: (f)へ
- (c) $J(t) = 0$ とし、EDLC 電圧を計算する。
 - $V(t) < V_L$: (d)へ
 - $V_L < V(t) < V_H$: (f)へ
- (d) $V(t) = 270V$ となる $J(t)$ で EDLC 電圧の再計算をする。 : (a)へ
- (e) 制動抵抗を動作させる。 : (a)へ

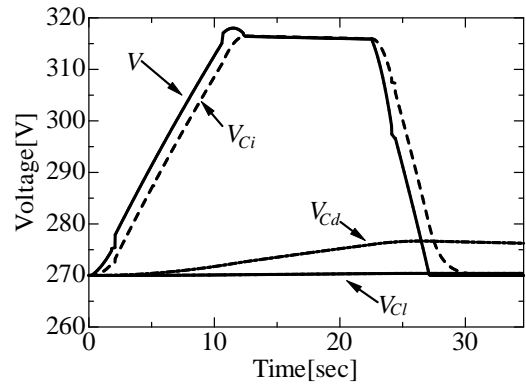


Fig.4. EDLC voltage change

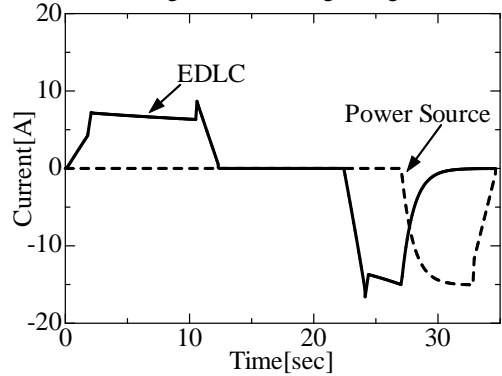


Fig.5. Charge-discharge current

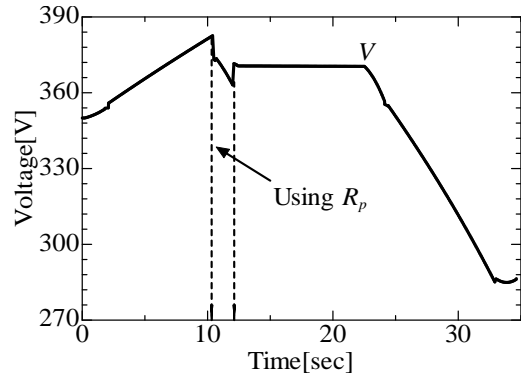


Fig.6. EDLC voltage change

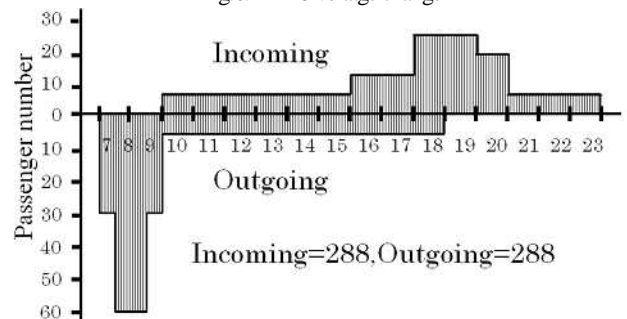


Fig.7. Traffic demand of an elevator

- (f) 制動抵抗が動作中、かつ $V(t) < 0.95 V_H$ の場合は、制動抵抗の動作を停止する。 : (a)へ

(a)から(f)の処理を1日のエレベータ走行パターンに基づいて行うことで、EDLCの1日の充放電を計算する。

4-3. シミュレーション結果

制動抵抗を直列数にかかわらず25 で一定、EDLCを2並列とし、低抵抗品で直列数160セルの場合のシミュレーション結果の一部を図8、EDLCの直列数を変化させた時の1日の省エネ率を図9に示す。省エネ率は(17)式で計算した。

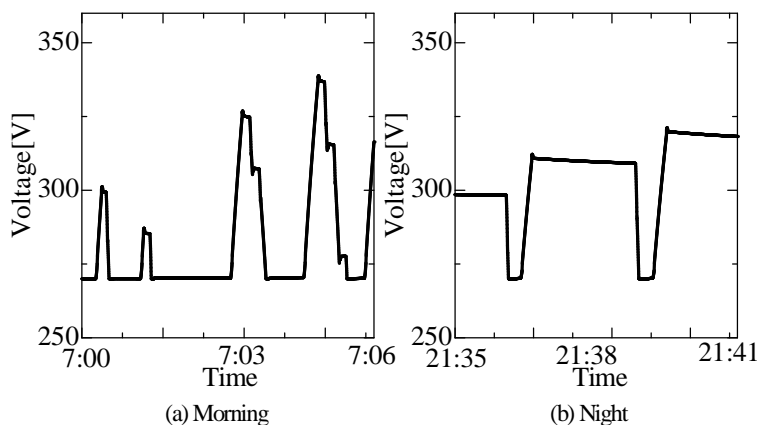


Fig.8. Simulation results

$$\text{省エネ率} = \left(1 - \frac{\text{回生電力蓄電装置有の消費エネルギー}}{\text{回生電力蓄電装置無の消費エネルギー}} \right) \cdot (17)$$

図8から朝は回生運転の後、すぐに力行運転となるため、270Vとなる時間が多く、夜は回生運転の後の停止時間が長いので、270Vより高い電圧となる時間が多いことが分かる。省エネ率は、EDLC直列数が増えると増加し、最大値になった後、徐々に減少する。低抵抗品は直列数が155セル、標準品は150セルで省エネ率が最大となり、低抵抗品で42.5%となった。2章で示した最適なEDLCの静電容量に比べて、直列数が少ないが、静電容量の実測値がカタログ値の100Fよりも今回の使用電圧範囲ではかなり大きいためである。

5. 考察

5-1. 低抵抗品と標準品

低抵抗品と標準品を比較すると、直列数が少ないと標準品の省エネ率が高く、直列数が155セル以上になると低抵抗品の省エネ率が高くなる。エレベータでは短時間で充電が起きるため、大部分は秒単位の特性を持つ C_i に充電される。 C_i が大きいと同じ回生電力でも最大電圧まで上昇しにくくなり、制動抵抗の動作回数が減り、省エネ率が高くなる。表2で比較すると、今回の使用した電圧範囲では、 C_i は標準品の方が大きいため、直列数が少ないと標準品の省エネ率が高くなる。直列数が増え、制動抵抗がほとんど動作しなくなると、損失はEDLCの内部抵抗が主な原因となり、低抵抗品の省エネ率が高くなる。省エネ率が最大値になった後で減少するのは、自己放電や分圧抵抗による損失が増加するためである。

5-2. 分圧抵抗の考慮

分圧抵抗によるEDLCのセル間の電圧アンバランスの抑制を調べるため、図6の交通需要で繰り返し、シミュレーションを行った。EDLCは低抵抗品、2並列160セル直列接続とした。電圧アンバランスの変化を図10に示す。電圧アンバランスは(18)式で計算した。

$$\text{電圧アンバランス} = \frac{\text{最大セル電圧} - \text{最小セル電圧}}{0.9 \times 2.5} \cdot (18)$$

図10から分圧抵抗を使用すると電圧アンバランスの拡大が抑制できることがわかる。2、3日目の電圧アンバランスの減少は、初期の電圧アンバランスは主に静電容量のばらつきに依存するが、日数が増えれば漏れ抵抗のばらつきによる影響が大きくなるためである。また、分圧抵抗による省エネ率の減少は1%以下と小さい。

6. むすび

本論文では、EDLCの節点解析とトロポゾイダル則による等価回路計算に加え、過電圧防止のための制動抵抗、電源からの電力供給、

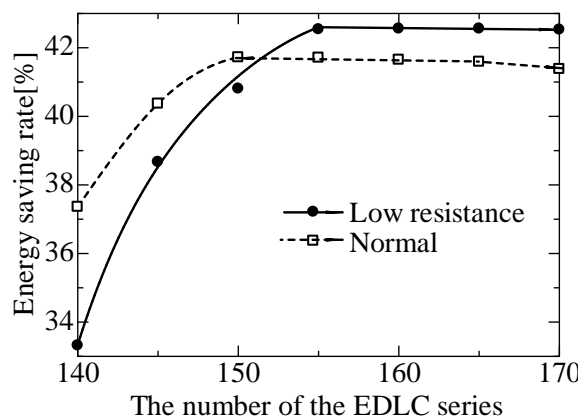


Fig.9. Energy saving rate of one day

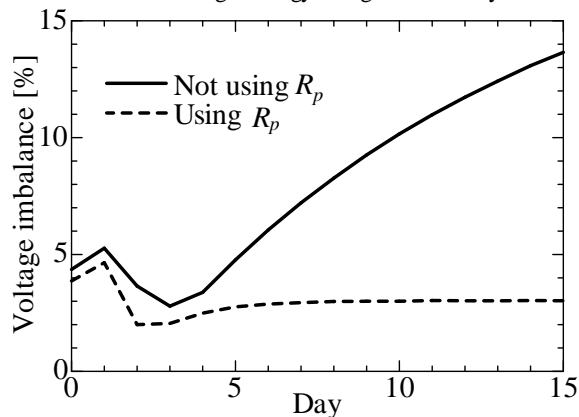


Fig.10. Transition of voltage imbalance of EDLC

5セル直列接続したRC多段等価回路による等価回路定数のばらつきや電圧アンバランスを考慮し、1日の詳細電力シミュレーションを行い、住宅用エレベータの1日の省エネ率について検討を行った。

その結果、1日で40%以上の省エネ率となること、省エネ率は制動抵抗の動作回数が多いと静電容量の大きさが重要となるが、制動抵抗がほとんど動作しない場合には内部抵抗が重要となり、低内部抵抗のEDLCを用いることで高い省エネ率が得られること、分圧抵抗で電圧アンバランスが抑制されることが明らかになった。

参考文献

- (1) 岡村迪夫：「電気二重層キャパシタと蓄電システム第3版」, 日刊工業新聞社(2005)
- (2) 岩田・峯村・八代・金子・阿部：「電気二重層コンデンサ蓄電式エレベータの省エネ性能」, 日本機械学会TRANSLOG2006, S3-2 3215(2006)
- (3) 峯村・八代・金子・阿部：「直列電気二重層コンデンサの分圧抵抗による電圧バランス化」, H.19 電気学会全国大会4-018(2007)
- (4) 八代・峯村・金子・阿部：「回生電力蓄電電源用電気二重層コンデンサの充放電効率」, H.19 電気学会全国大会4-020(2007)
- (5) 峯村・八代・金子・阿部：「電気二重層キャパシタのRC多段等価回路による充放電効率」, 半導体電力変換研究会, SPC-08-22(2008)
- (6) Luis Zubieta, Richard Bonert: "Characterization of Double-Layer Capacitors for Power Electronics Applications", IEEE Transactions on industry applications, Vol.36, No.1, pp199-205(2000)
- (7) 山田・山城・佐々木・荒木：「電気二重層キャパシタの等価回路モデルに関する一考察」, 電学論B, 123 巻, 8 号数 pp1011-p1017
- (8) 雨谷・長岡・馬場・菅：「電気・電子回路解析プログラムEMTP入門」, 社団法人電気学会(2003)